

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-185651  
(43)Date of publication of application : 06.07.2001

(51)Int. Cl. H01L 23/12  
H01L 21/56  
H01L 23/28  
H01L 23/50

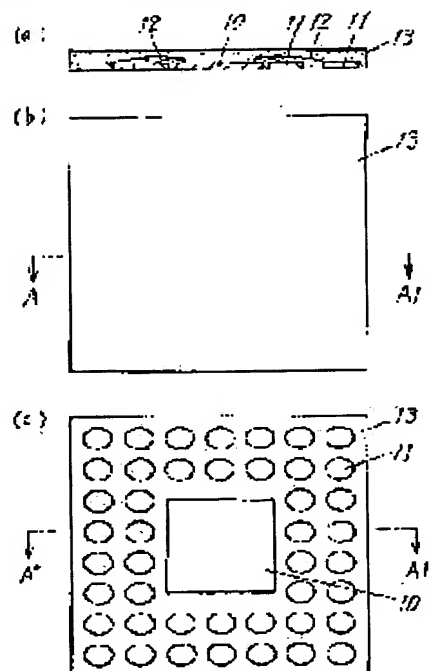
(21)Application number : 11-369866 (71)Applicant : MATSUSHITA  
ELECTRONICS INDUSTRY  
CORP  
(22)Date of filing : 27.12.1999 (72)Inventor : FUJIMOTO HIROAKI  
HAMAYA TAKESHI  
NOMURA TORU

## (54) SEMICONDUCTOR DEVICE AND MANUFACTURING METHOD THEREFOR

### (57)Abstract:

PROBLEM TO BE SOLVED: To eliminate a problem of realizing no extra-thin semiconductor device by an ordinary structure and process when the device is formed by using a lead frame.

SOLUTION: The semiconductor device comprises an extra-thin semiconductor element 10, external electrodes disposed around the element 10, fine metal wirings 12 for connecting the element 10 to the electrodes, and a sealing resin 13 for sealing to constitute a rectangular parallelepiped shape in a profile of at a contour made of an insulating resin. In this case, the bottom of the element 10 and the electrodes 11 are exposed at the bottom of the resin 13, and the upper surface of the element 10 and the upper surfaces of the electrodes 11 are disposed at the substantially same positions. The semiconductor device of an extra-thin thickness is realized by grinding electrode members and the element from the bottom side.



## LEGAL STATUS

[Date of request for examination] 21.06.2002

[Date of sending the examiner's  
decision of rejection]

[Kind of final disposal of  
application other than the  
examiner's decision of rejection or  
application converted registration]

[Date of final disposal for  
application]

[Patent number]

[Date of registration]

[Number of appeal against  
examiner's decision of rejection]

[Date of requesting appeal against  
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998, 2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2001-185651  
(P2001-185651A)

(43) 公開日 平成13年7月6日 (2001.7.6)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テマコード* (参考)
H 0 1 L	23/12	H 0 1 L 21/56	R 4 M 1 0 9
	21/56	23/28	A 5 F 0 6 1
	23/28	23/50	L 5 F 0 6 7
	23/50	23/12	L

審査請求 未請求 請求項の数16 O L (全 16 頁)

(21) 出願番号 特願平11-369866

(22) 出願日 平成11年12月27日 (1999. 12. 27)

(71) 出願人 000005843

松下電子工業株式会社

大阪府高槻市幸町1番1号

(72) 発明者 藤本 博昭

大阪府高槻市幸町1番1号 松下電子工業株式会社内

(72) 発明者 ▲濱▼谷 毅

大阪府高槻市幸町1番1号 松下電子工業株式会社内

(74) 代理人 100097445

弁理士 岩橋 文雄 (外2名)

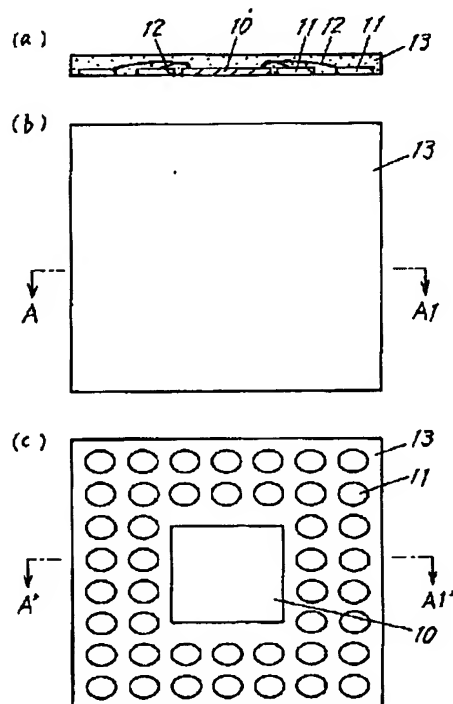
最終頁に続く

(54) 【発明の名称】 半導体装置およびその製造方法

(57) 【要約】

【課題】 リードフレームを用いて半導体装置を構成した場合、通常の構造、工法では極薄型の半導体装置は実現できなかった。

【解決手段】 極薄厚の半導体素子10と、その周囲に配置された外部電極11と、それらの間を接続した金属細線12と、外囲を絶縁性樹脂で外形が直方体を構成するように封止した封止樹脂13とより構成され、半導体素子10と外部電極11の底面が封止樹脂13の底面で露出され、半導体素子10の上面と外部電極11の上面の位置が略同一位置である半導体装置であり、底面側からの電極部材、半導体素子を研削することによって極薄厚を実現した半導体装置である。



# 【特許請求の範囲】

【請求項1】 半導体素子と、前記半導体素子の周囲に配置された外部電極と、前記外部電極の表面と前記半導体素子の電極とを電気的に接続した細線と、前記半導体素子、外部電極、細線の外囲を外形が直方体を構成するように封止した封止樹脂とより構成され、前記半導体素子および外部電極の底面が前記封止樹脂の底面から露出し、前記半導体素子の上面と前記外部電極の上面の位置が略同一位置であることを特徴とする半導体装置。

【請求項2】 半導体装置の底面において、少なくとも外部電極間の封止樹脂の面、および半導体素子と外部電極との間の封止樹脂の面の状態は、断面形状において厚さ方向に曲率を有するくぼみを有していることを特徴とする請求項1に記載の半導体装置。

【請求項3】 外部電極が半導体素子の外周に対して平行に二重以上で配置されたことを特徴とする請求項1に記載の半導体装置。

【請求項4】 半導体素子の厚みと外部電極の厚みとが略同一であることを特徴とする請求項1に記載の半導体装置。

【請求項5】 封止樹脂が透過性樹脂であることを特徴とする請求項1に記載の半導体装置。

【請求項6】 細線は金属細線であり、その表面が絶縁されていることを特徴とする請求項1に記載の半導体装置。

【請求項7】 全体厚みが150[μm]以下であることを特徴とする請求項1に記載の半導体装置。

【請求項8】 導電性の板材よりなるフレーム本体と、前記フレーム本体面内に突出して設けられた複数の電極構成体と、前記電極構成体に包囲されるように設けられた素子収納部とより構成されたフレーム部材を用意する工程と、前記用意したフレーム部材の前記素子収納部に対して、半導体素子を固定する工程と、固定した半導体素子の電極と前記電極構成体の上面とを細線により電気的に接続する工程と、前記半導体素子が固定され、前記細線で結線されたフレーム部材の上面側を樹脂により封止する工程と、樹脂封止後のフレーム部材に対して、その底面のフレーム本体を研削部材により研削し、底面のフレーム本体を除去し、前記電極構成体どうしを分離させて外部電極を構成するとともに、前記構成した外部電極の底面および前記半導体素子の底面を樹脂より露出させる工程とよりなることを特徴とする半導体装置の製造方法。

【請求項9】 フレーム部材を用意する工程は、固定すべき半導体素子の厚みと略同一の量で突出した電極構成体を有したフレーム部材を用意することを特徴とする請求項8に記載の半導体装置の製造方法。

【請求項10】 樹脂封止後のフレーム部材に対して、その底面のフレーム本体を研削部材により研削し、底面のフレーム本体を除去し、電極構成体どうしを分離させ

て外部電極を構成するとともに、前記構成した外部電極の底面および半導体素子の底面を樹脂より露出させる工程は、前記外部電極の底面間の樹脂の面、前記半導体素子の底面と前記外部電極との間の樹脂の面の状態を断面形状において厚さ方向に曲率を有するくぼみが形成されるように研削する工程であることを特徴とする請求項8に記載の半導体装置の製造方法。

【請求項11】 樹脂封止後のフレーム部材に対して、その底面のフレーム本体を研削部材により研削し、底面のフレーム本体を除去し、電極構成体どうしを分離させて外部電極を構成するとともに、前記構成した外部電極の底面および半導体素子の底面を樹脂より露出させる工程の後に前記半導体素子の特性検査を行う工程と、前記検査工程後に個々の半導体素子ごとの半導体装置個片に分割する工程とをさらに備えたことを特徴とする請求項8に記載の半導体装置の製造方法。

【請求項12】 半導体素子と、前記半導体素子の周囲に配置され、上方に突起段差部を有した突起を備えた外部電極と、前記外部電極の前記突起段差部の表面と前記半導体素子の電極とを電気的に接続した細線と、前記半導体素子、外部電極、細線の外囲を外形が直方体を構成するように封止した封止樹脂とより構成され、前記半導体素子および外部電極の底面が前記封止樹脂の底面から露出し、前記半導体素子の上面と前記外部電極の突起段差部の上面の位置が略同一位置であり、前記外部電極の突起が封止樹脂の上面に露出していることを特徴とする半導体装置。

【請求項13】 導電性の板材よりなるフレーム本体と、前記フレーム本体面内に突出して設けられ、その上部に突起段差部を構成して突出した突起を有した複数の電極構成体と、前記電極構成体に包囲されるように設けられた素子収納部とより構成されたフレーム部材を用意する工程と、前記用意したフレーム部材の前記素子収納部に対して、半導体素子を固定する工程と、固定した半導体素子の電極と前記電極構成体の突起段差部の上面とを細線により電気的に接続する工程と、前記半導体素子が固定され、前記細線で結線されたフレーム部材の上面側を樹脂により封止する工程と、樹脂封止後のフレーム部材に対して、その底面のフレーム本体を研削部材により研削し、底面のフレーム本体を除去し、前記電極構成体どうしを分離させて外部電極を構成するとともに、前記構成した外部電極の底面および前記半導体素子の底面を樹脂より露出させる工程と、底面を研削したフレーム部材に対して、その上面側を研削部材により研削して封止樹脂を切削し、前記突起の上面を封止樹脂の上面から露出させる工程とよりなることを特徴とする半導体装置の製造方法。

【請求項14】 半導体素子と、前記半導体素子の周囲に配置され、上方に突起段差部を有した突起を備え、底面に凹部を有した外部電極と、前記外部電極の前記突起

段差部の表面と前記半導体素子の電極とを電気的に接続した細線と、前記半導体素子、外部電極、細線の外囲を外形が直方体を構成するように封止した封止樹脂とより構成され、前記半導体素子および外部電極の底面が前記封止樹脂の底面から露出し、前記半導体素子の上面と前記外部電極の突起段差部の上面の位置が略同一位置であり、前記外部電極の突起が封止樹脂の上面に突出していることを特徴とする半導体装置。

【請求項15】 導電性の板材よりなるフレーム本体と、前記フレーム本体面内に突出して設けられ、その上部に突起段差部を構成して突出した突起と底面に凹部とを有した複数の電極構成体と、前記電極構成体に包囲されるように設けられた素子収納部とより構成されたフレーム部材を用意する工程と、前記用意したフレーム部材の前記素子収納部に対して、半導体素子を固定する工程と、固定した半導体素子の電極と前記電極構成体の突起段差部の上面とを細線により電気的に接続する工程と、前記半導体素子が固定され、前記細線で結線されたフレーム部材の上面側を前記電極構成体の突起の上部を突出させて樹脂により封止する工程と、樹脂封止後のフレーム部材に対して、その底面のフレーム本体を研削部材により研削し、底面のフレーム本体を除去し、前記電極構成体どうしを分離させて底面に凹部を有した外部電極を構成するとともに、前記構成した外部電極の底面および前記半導体素子の底面を樹脂より露出させる工程とよりなることを特徴とする半導体装置の製造方法。

【請求項16】 樹脂封止後のフレーム部材に対して、その底面のフレーム本体を研削部材により研削し、底面のフレーム本体を除去し、電極構成体どうしを分離させて底面に凹部を有した外部電極を構成するとともに、構成した外部電極の底面および半導体素子の底面を樹脂より露出させる工程の後、前記外部電極の前記凹部に対して、各々対応するように別の半導体装置の突出した外部電極の突起を嵌合してスタック構造を形成する工程と、前記スタック形成後に個々に分割することにより、積層型の半導体装置を得る工程とをさらに備えたことを特徴とする請求項15に記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、多ピン対応可能な半導体装置およびその製造方法に関するものであり、特に極薄厚で高密度実装型の半導体装置およびその製造方法に関するものである。

【0002】

【従来の技術】近年、電子機器の小型化に対応するために、樹脂封止型半導体装置などの半導体部品の高密度実装が要求され、それとともなって、半導体部品の小型、薄型化が進んでいる。また小型で薄型でありながら、多ピン化が進み、高密度の小型、薄型の樹脂封止型の半導体装置が要望されている。

【0003】以下、従来の半導体装置に使用するリードフレームについて説明する。

【0004】図35は、従来のリードフレームの構成を示す平面図である。図35に示すように、従来のリードフレームは、フレーム枠1と、そのフレーム枠1内に、半導体素子が載置される矩形状のダイパッド部2と、ダイパッド部2を支持する吊りリード部3と、半導体素子を載置した場合、その載置した半導体素子と金属細線等の接続手段により電気的接続するビーム状のインナーリード部4と、そのインナーリード部4と連続して設けられ、外部端子との接続のためのアウターリード部5と、アウターリード部5どうしを連結固定し、樹脂封止の際の樹脂止めとなるタイバー部6とより構成されていた。

【0005】なお、リードフレームは、図35に示した構成よりなるパターンが1つではなく、複数個、左右、上下に連続して配列されたものである。

【0006】次に従来の半導体装置について説明する。図36は、図35に示したリードフレームを用いた樹脂封止型の半導体装置を示す断面図である。

【0007】図36に示すように、リードフレームのダイパッド部2上に半導体素子7が搭載され、その半導体素子7とインナーリード部4とが金属細線8により電気的に接続されている。そしてダイパッド部2上の半導体素子7、インナーリード部4の外囲は封止樹脂9により封止されている。封止樹脂9の側面からはアウターリード部5が突出して設けられ、先端部はベンディングされている。

【0008】従来の半導体装置の製造方法は、図37に示すように、リードフレームのダイパッド部2上に半導体素子7を接着剤により接合した後（ダイボンド工程）、半導体素子7とインナーリード部4の先端部とを金属細線8により接続する（ワイヤーボンド工程）。その後、半導体素子7の外囲を封止するが、封止領域はリードフレームのタイバー部6で包囲された領域内を封止樹脂9により封止し、アウターリード部5を外部に突出させて封止する（樹脂封止工程）。そしてタイバー部6で封止樹脂9の境界部をカッティングし、各アウターリード部5を分離し、フレーム枠1を除去するとともに、アウターリード部5の先端部をベンディングすることにより（タイバーカット・ベンド工程）、図36に示した構造の樹脂封止型半導体装置を製造することができる。ここで図37において、破線で示した領域が封止樹脂9で封止する領域である。

【0009】

【発明が解決しようとする課題】しかしながら従来のリードフレームでは、半導体素子が高集積化し、多ピンとなった場合、インナーリード部（アウターリード部）の幅の形成には限界があり、多ピンに対応しようとする場合は、インナーリード部（アウターリード部）の数が多くなるため、リードフレーム自体が大きくなり、結果と

して半導体装置も大きくなり、要望される小型、薄型の半導体装置は実現できないという課題があった。また、半導体素子の多ピン対応としてリードフレームのサイズを変更せず、インナーリード部を増加させる場合は、1本当たりのインナーリード部の幅を細くしなければならず、リードフレーム形成のエッチング等の加工で課題が多くなってしまう。

【0010】また最近では面実装タイプの半導体装置として、底面に外部電極を設けたキャリア（配線基板）上に半導体素子を搭載し、電気的接続を行った後、そのキャリアの上面を樹脂封止した半導体装置であるボール・グリッド・アレイ（BGA）タイプやランド・グリッド・アレイ（LGA）タイプの半導体装置がある。このタイプの半導体装置はその底面側でマザー基板と実装する半導体装置であり、今後、このような面実装タイプの半導体装置が主流になりつつある。したがって、このような動向に対応するには、従来のリードフレーム、そのリードフレームを用いた半導体装置では、対応できないという大きな課題が顕在化してきている。

【0011】さらに近年は、素子搭載用のダイパッドを有さず、半導体チップを薄厚にし、そのチップ周囲に電極を配置し、外囲を封止樹脂で片面封止した小型薄型のパッケージ技術が開示されているが、そのような片面封止型の小型薄型パッケージでは、封止樹脂の底面から電極が効率よく露出せず、また薄厚であるため、電極間に存在する封止樹脂による応力がそれら電極に印加されてしまうという課題がある。

【0012】本発明は前記した従来の課題および今後の半導体装置の動向に対応できる高密度実装型の半導体装置を提供するものであり、底面側で基板実装できる半導体装置を基板ではなく、フレーム体を用いて構成することを目的とするものである。そしてさらに将来要望される極薄厚で多ピン対応可能、かつ高信頼性を有する樹脂封止型の半導体装置およびその製造方法を提供するものである。

【0013】

【課題を解決するための手段】前記従来の課題を解決するために、本発明の半導体装置は、半導体素子と、前記半導体素子の周囲に配置された外部電極と、前記外部電極の表面と前記半導体素子の電極とを電気的に接続した細線と、前記半導体素子、外部電極、細線の外囲を外形が直方体を構成するように封止した封止樹脂とより構成され、前記半導体素子および外部電極の底面が前記封止樹脂の底面から露出し、前記半導体素子の上面と前記外部電極の上面の位置が略同一位置である半導体装置である。

【0014】具体的には、半導体装置の底面において、少なくとも外部電極間の封止樹脂の面、および半導体素子と外部電極との間の封止樹脂の面の状態は、断面形状において厚さ方向に曲率を有するくぼみを有している半

導体装置である。

【0015】また、外部電極が半導体素子の外周に対して平行に二重以上で配置された半導体装置である。

【0016】また、半導体素子の厚みと外部電極の厚みとが略同一である半導体装置である。

【0017】また、封止樹脂が透過性樹脂である半導体装置である。

【0018】また、細線は金属細線であり、その表面が絶縁されている半導体装置である。

【0019】また、全体厚みが150[μm]以下である半導体装置である。

【0020】本発明の半導体装置の製造方法は、導電性の板材よりなるフレーム本体と、前記フレーム本体面に突出して設けられた複数の電極構成体と、前記電極構成体に包囲されるように設けられた素子収納部とより構成されたフレーム部材を用意する工程と、前記用意したフレーム部材の前記素子収納部に対して、半導体素子を固定する工程と、固定した半導体素子の電極と前記電極構成体の上面とを細線により電気的に接続する工程と、前記半導体素子が固定され、前記細線で結線されたフレーム部材の上面側を樹脂により封止する工程と、樹脂封止後のフレーム部材に対して、その底面のフレーム本体を研削部材により研削し、底面のフレーム本体を除去し、前記電極構成体どうしを分離させて外部電極を構成するとともに、前記構成した外部電極の底面および前記半導体素子の底面を樹脂より露出させる工程とよりなる半導体装置の製造方法である。

【0021】具体的には、フレーム部材を用意する工程は、固定すべき半導体素子の厚みと略同一の量で突出した電極構成体を有したフレーム部材を用意する半導体装置の製造方法である。

【0022】また、樹脂封止後のフレーム部材に対して、その底面のフレーム本体を研削部材により研削し、底面のフレーム本体を除去し、電極構成体どうしを分離させて外部電極を構成するとともに、前記構成した外部電極の底面および半導体素子の底面を樹脂より露出させる工程は、前記外部電極の底面間の樹脂の面、前記半導体素子の底面と前記外部電極との間の樹脂の面の状態を断面形状において厚さ方向に曲率を有するくぼみが形成されるように研削する工程である半導体装置の製造方法である。

【0023】また、樹脂封止後のフレーム部材に対して、その底面のフレーム本体を研削部材により研削し、底面のフレーム本体を除去し、電極構成体どうしを分離させて外部電極を構成するとともに、前記構成した外部電極の底面および半導体素子の底面を樹脂より露出させる工程の後に前記半導体素子の特性検査を行う工程と、前記検査工程後に個々の半導体素子ごとの半導体装置個片に分割する工程とをさらに備えた半導体装置の製造方法である。

【0024】また本発明の半導体装置は、半導体素子と、前記半導体素子の周囲に配置され、上方に突起段差部を有した突起を備えた外部電極と、前記外部電極の前記突起段差部の表面と前記半導体素子の電極とを電気的に接続した細線と、前記半導体素子、外部電極、細線の外囲を外形が直方体を構成するように封止した封止樹脂とより構成され、前記半導体素子および外部電極の底面が前記封止樹脂の底面から露出し、前記半導体素子の上面と前記外部電極の突起段差部の上面の位置が略同一位置であり、前記外部電極の突起が封止樹脂の上面に露出している半導体装置である。

【0025】また本発明の半導体装置の製造方法は、導電性の板材よりなるフレーム本体と、前記フレーム本体面内に突出して設けられ、その上部に突起段差部を構成して突出した突起を有した複数の電極構成体と、前記電極構成体に包囲されるように設けられた素子収納部とより構成されたフレーム部材を用意する工程と、前記用意したフレーム部材の前記素子収納部に対して、半導体素子を固定する工程と、固定した半導体素子の電極と前記電極構成体の突起段差部の上面とを細線により電気的に接続する工程と、前記半導体素子が固定され、前記細線で結線されたフレーム部材の上面側を樹脂により封止する工程と、樹脂封止後のフレーム部材に対して、その底面のフレーム本体を研削部材により研削し、底面のフレーム本体を除去し、前記電極構成体どうしを分離させて外部電極を構成するとともに、前記構成した外部電極の底面および前記半導体素子の底面を樹脂より露出させる工程と、底面を研削したフレーム部材に対して、その上面側を研削部材により研削して封止樹脂を切削し、前記突起の上面を封止樹脂の上面から露出させる工程とよりなる半導体装置の製造方法である。

【0026】また本発明の半導体装置は、半導体素子と、前記半導体素子の周囲に配置され、上方に突起段差部を有した突起を備え、底面に凹部を有した外部電極と、前記外部電極の前記突起段差部の表面と前記半導体素子の電極とを電気的に接続した細線と、前記半導体素子、外部電極、細線の外囲を外形が直方体を構成するように封止した封止樹脂とより構成され、前記半導体素子および外部電極の底面が前記封止樹脂の底面から露出し、前記半導体素子の上面と前記外部電極の突起段差部の上面の位置が略同一位置であり、前記外部電極の突起が封止樹脂の上面に突出している半導体装置である。

【0027】また本発明の半導体装置の製造方法は、導電性の板材よりなるフレーム本体と、前記フレーム本体面内に突出して設けられ、その上部に突起段差部を構成して突出した突起と底面に凹部とを有した複数の電極構成体と、前記電極構成体に包囲されるように設けられた素子収納部とより構成されたフレーム部材を用意する工程と、前記用意したフレーム部材の前記素子収納部に対して、半導体素子を固定する工程と、固定した半導体素

子の電極と前記電極構成体の突起段差部の上面とを細線により電気的に接続する工程と、前記半導体素子が固定され、前記細線で結線されたフレーム部材の上面側を前記電極構成体の突起の上部を突出させて樹脂により封止する工程と、樹脂封止後のフレーム部材に対して、その底面のフレーム本体を研削部材により研削し、底面のフレーム本体を除去し、前記電極構成体どうしを分離させて底面に凹部を有した外部電極を構成するとともに、前記構成した外部電極の底面および前記半導体素子の底面を樹脂より露出させる工程とよりなる半導体装置の製造方法である。

【0028】また、樹脂封止後のフレーム部材に対して、その底面のフレーム本体を研削部材により研削し、底面のフレーム本体を除去し、電極構成体どうしを分離させて底面に凹部を有した外部電極を構成するとともに、構成した外部電極の底面および半導体素子の底面を樹脂より露出させる工程の後、前記外部電極の前記凹部に対して、各々対応するように別の半導体装置の突出した外部電極の突起を嵌合してスタック構造を形成する工程と、前記スタック形成後に個々に分割することにより、積層型の半導体装置を得る工程とをさらに備えた半導体装置の製造方法である。

【0029】前記構成の通り、半導体素子および外部電極の底面が封止樹脂の底面から露出し、その半導体素子の上面と外部電極の上面の位置が略同一位置であるため、極めて薄い構造を実現し、また外部電極の配置は面配置であるため多ピン化への対応も十分に可能である。

【0030】またフレーム部材に半導体素子を搭載後、その底面側から研削するという工法により、フレーム部材を除去して各外部電極に分離するとともに、半導体素子、外部電極の厚みも減厚することができ、全体として極薄厚の半導体装置を実現できる。

【0031】

【発明の実施の形態】以下、本発明の半導体装置およびその製造方法の一実施形態について図面を参照しながら説明する。

【0032】まず第1の実施形態の半導体装置およびその製造方法について説明する。

【0033】図1は本実施形態の半導体装置を示す図であり、図1(a)は断面図、図1(b)は平面図、図1(c)は底面図である。そして図1(a)の断面は、図1(b)のA-A1箇所、図1(c)のA'-A1'箇所の断面を示している。

【0034】本実施形態の半導体装置は、外形が矩形状の極薄厚であって、半導体装置の底面には外部電極の面が露出してグリッド状に配置されるとともに、半導体素子の底面が露出した半導体装置である。具体的には、50[μm]厚を有する極薄厚の半導体素子10と、その半導体素子10の周囲に配置された外部電極11と、外部電極11の表面と半導体素子10の表面の電極パッド



(図示せず)とを電氣的に接続した金属細線12と、半導体素子10、外部電極11、金属細線12の外囲を絶縁性樹脂で外形が直方体を構成するように封止した絶縁性の封止樹脂13とより構成された半導体装置であり、半導体素子10の裏面と外部電極11の金属細線12が接続されていない面が、直方体に構成された封止樹脂13の底面で露出している半導体装置である。また本実施形態の半導体装置では、半導体素子10の上面と外部電極11の上面の位置が略同一位置である。また外部電極11の上面の位置は必ずしも半導体素子10の上面の位置と同一でなくともよく、金属細線で12で接続するのに支障がある場合、例えば、外部電極11の上面の位置を半導体素子10の上面の位置より下げてもよい。

【0035】本実施形態の半導体装置は、全体厚として100[μm]の極厚の樹脂封止型の半導体装置であり、半導体素子10の厚みは成形により50[μm]に加工されており、また周囲の外部電極11の厚みも半導体素子10の厚みと同じ厚みに加工され、50[μm]を有している。また半導体素子10の上面に電氣的接続のために接続された金属細線12の頂部の半導体素子10の表面との距離も50[μm]未満に設定されている。したがって半導体素子10の上面領域に存在している封止樹脂13の厚みとしては、金属細線12をカバーできる厚みとして50[μm]を有し、全体として半導体装置の厚みは100[μm]を実現できるものである。なお、半導体素子10の上部の樹脂厚を50[μm]以上の例えば100[μm]として金属細線12の接続の規制を緩和したり、半導体素子10の厚みを50[μm]以上の例えば100[μm]とした場合は、全体厚は150[μm]、200[μm]となるが、本実施形態では全体厚150[μm]以下を狙うものである。

【0036】次に図2は本実施形態の半導体装置を示す断面図であり、図2(a)は半導体装置の断面図であり、図2(b)は図2(a)の円で囲んだ領域の拡大断面図である。

【0037】本実施形態の半導体装置は、その底面においては、外部電極11間の封止樹脂13の面、半導体素子10と外部電極11との間の封止樹脂13の面、および外方の封止樹脂13の面の状態は、断面形状において厚さ方向内側に曲率を有するくぼみ13aを有している。本実施形態の半導体装置は図示するように底面の封止樹脂13がくぼみ13aを有しているため、半導体素子10、各外部電極11が封止樹脂13面より突出した状態を構成し、基板実装時のスタンドオフを有し、実装に適した構造を有している。また特に外部電極11間に曲率を有するくぼみ13aが存在することにより、熱応力が外部電極11に印加することを低減し、本実施形態のようなチップ厚程度の極薄型の半導体装置においては有効な構造となる。

【0038】次に本実施形態の半導体装置の製造方法について図面を参照しながら説明する。

【0039】まず本実施形態の半導体装置の製造方法で用いるフレーム部材について説明する。図3、図4は本実施形態の半導体装置の製造方法で用いるフレーム部材を示す図であり、図3は平面図、図4は図3のB-B1箇所の断面を示す断面図である。

【0040】図示するように本実施形態で用いるフレーム部材は、銅材、鉄材等の金属板、もしくは導電性の板材よりなるフレーム本体14と、そのフレーム本体14面内の金属板上に突出し、搭載する半導体素子の電極ピッチと対応して配置された複数の電極構成体15と、それら電極構成体15に包囲されるように設けられた素子収納部16とより構成されている。素子収納部16は電極構成体15が突出している構成により、凹部を構成することにより設けられるものであり、また各電極構成体15間の凹部は、後に各電極構成体15が外部電極を構成する際の分離領域を構成するものである。

【0041】また電極構成体15の突出量は素子収納部16に搭載する半導体素子の厚みと略同等の厚みで突出したものであり、搭載する半導体素子の厚みが250

[μm]の場合は、電極構成体15の突出量は概ね250[μm]とするが、微厚である素子搭載用の接着剤の厚みも考慮して突出量を合わせ込み、電極構成体15の上面位置と搭載した半導体素子の上面位置を略同等位置になるようその突出量を設定する。勿論、電極構成体15の上面を搭載する半導体素子の上面より下げる場合や上げる場合は、適宜、電極構成体15の突出量を設定できるものである。なお、本実施形態では電極構成体15は素子収納部16に対して二重配置としているが、搭載する半導体素子の電極数に応じてその配置と数は適宜設定できるものである。また突出した電極構成体15の形成は金属板に対して、エッチング加工やプレス加工により行う。

【0042】以上のようなフレーム部材を用いて、以下、本実施形態の半導体装置の製造方法について説明する。図5～図11は本実施形態の半導体装置の製造方法を示す工程ごとの断面図である。

【0043】まず図5に示すように、金属板よりなるフレーム本体14と、そのフレーム本体14面内の金属板上に突出し、搭載する半導体素子の電極ピッチと対応して配置された複数の電極構成体15と、それら電極構成体15に包囲されるように設けられた素子収納部16とより構成されたフレーム部材を用意する。

【0044】次に図6に示すように、フレーム部材の素子収納部16に対して、半導体素子10を接着剤17により接着固定する。この状態において半導体素子10の上面と電極構成体15の上面の位置は同等位置となっている。また、ここで用いる接着剤17は、導電性、絶縁性いずれの接着剤でもよく、半導体素子10を確実に固



定でき、熱膨張係数が半導体素子10、フレーム部材と近い接着剤であればよい。

【0045】次に図7に示すように、搭載した半導体素子10の表面の電極(図示せず)とフレーム部材の各電極構成体15の上面とを金属細線12により電氣的に接続する。この金属細線12による接続において、そのループ高さは極力低くなるよう結線する。また使用する金属細線12としては、通常、ワイヤーボンドで用いる金(Au)線、アルミニウム(Al)線などの金属細線の他、樹脂製の導電線や、金属細線12どうしが接触しても影響がないように、表面が絶縁材でコーティングされた金属細線を使用してもよい。特に絶縁コートされた金属細線を用いることにより、金属細線12どうしの接触によるショートおよび電極構成体15の端部、半導体素子10の端部への接触による影響を解消して低ループで結線できる。

【0046】次に図8に示すように、半導体素子10が搭載され、金属細線12で結線されたフレーム部材の上面側を封止樹脂13により封止する。この片面封止では、低ループで結線した金属細線12の頭頂部を覆い、かつ半導体素子10の上面から50[μm]厚の薄厚で封止する。用いる封止樹脂13は絶縁性を有した樹脂を用い、非透過性または透過性の樹脂を用いる。透過性樹脂の場合は封止後の内部状態が確認できるとともに、透過性樹脂に光硬化型の樹脂を用いることにより紫外線照射により樹脂硬化させることができる。

【0047】次に図9に示すように、樹脂封止後のフレーム部材に対して、その底面のフレーム本体14をグラウンダー等の研削部材18により研削する。この研削工程により、フレーム部材の底面側から加工して全体を薄厚にするものであるが、研削量としては底面のフレーム本体が研削により除去され、各電極構成体15どうしが分離するとともに、半導体素子10の底面が露出し、また電極構成体15間、半導体素子10と電極構成体15との間に封止樹脂13が露出するように研削する。本実施形態では半導体素子10の厚みが50[μm]になるまで研削する。

【0048】また研削部材18については弾力性を有した研削部材18を用いることにより、フレーム部材を研削し、底面のフレーム本体14を除去した際、電極構成体15と封止樹脂13、および半導体素子10と封止樹脂13との研削レートの違いにより、金属材質よりも封止樹脂13の研削量が多くなるため、電極構成体15間の封止樹脂13の面、半導体素子10と電極構成体15の封止樹脂13の面、および外方の封止樹脂13の面の状態は、断面形状において厚さ方向内側に曲率を有するくぼみが形成される。特に研削部材18は弾力性を有しているため、押圧した際、金属と樹脂との研削レートの違いによる研削量の差が加速されるので、封止樹脂13の断面形状において厚さ方向内側に曲率を有するくぼみ

を顕著に形成できる。この封止樹脂13の底面がくぼみを有することにより、形成した半導体装置としては、半導体素子、各外部電極が封止樹脂13面より突出した状態を構成し、基板実装時のスタンドオフを有し、実装に適した構造を有することになる。

【0049】図10にはフレーム部材の底面を研削により除去するとともに、半導体素子10の底面が研削されて封止樹脂13より露出し、各電極構成体15が分離することにより外部電極11を構成した状態を示している。

【0050】そして図11に示すように、個々の半導体素子10ごとに分割することにより、極薄厚の半導体装置を得る。図11に示す半導体装置は、全体厚として100[μm]の極薄厚の樹脂封止型の半導体装置であり、現状の半導体素子自体の厚みが250[μm]の場合、本実施形態で得られた半導体装置は、素子厚よりも薄い厚みでパッケージ構成された半導体装置を得ることができる。具体的には、50[μm]厚を有する極薄厚の半導体素子10と、その半導体素子10の周囲にグリッド状に配置された外部電極11と、外部電極11の表面と半導体素子10の表面の電極とを電氣的に接続した金属細線12と、半導体素子10、外部電極11、金属細線12の外囲を絶縁性樹脂で外形が直方体を構成するように封止した絶縁性の封止樹脂13とより構成された半導体装置である。そして半導体素子10の裏面と外部電極11の金属細線12が接続されていない面が、直方体に構成された封止樹脂13の底面で露出している半導体装置であり、半導体素子10の上面と外部電極11の上面の位置が略同一位置にある半導体装置である。

【0051】また図10の状態から個々の半導体装置への分割の際、分割位置として外部電極11の端部にかかるように切断することにより、図12に示すような外部電極11の端部が封止樹脂13の側面からも露出した構造の半導体装置とすることができる。この封止樹脂13の側面からも外部電極が露出していることにより、基板実装時の強度向上により実装信頼性を向上させることができる。

【0052】また本実施形態では、図10に示したように、フレーム部材の底面を研削により除去するとともに、半導体素子10の底面が研削されて封止樹脂13より露出し、各電極構成体15が分離することにより外部電極11を構成した状態で、特性検査を実施することにより、検査効率を向上させることができる。検査後は図11に示したように、個々の半導体素子10ごとに分割することにより、検査済みの極薄厚の半導体装置を得るものである。

【0053】次に本発明の第2の実施形態の半導体装置およびその製造方法について説明する。

【0054】図13は本実施形態の半導体装置を示す図であり、図13(a)は断面図、図13(b)は平面

図、図13(c)は底面図である。そして図13(a)の断面は、図13(b)のC-C1箇所、図13(c)のC'-C1'箇所の断面を示している。

【0055】本実施形態の半導体装置は、外形が矩形の極薄厚であって、半導体装置の底面には外部電極の底面が露出してグリッド状に配置されるとともに、上面には外部電極の上面が露出してグリッド状に配置し、半導体素子の底面が露出した半導体装置である。具体的には、50[μm]厚を有する極薄厚の半導体素子10と、その半導体素子10の周囲に配置され、突起19を有した外部電極11と、外部電極11の突起段差部20表面と半導体素子10の表面の電極パッド(図示せず)とを電気的に接続した金属細線12と、半導体素子10、外部電極11、金属細線12の外囲を絶縁性樹脂で外形が直方体を構成するように封止した絶縁性の封止樹脂13とより構成された半導体装置であり、半導体素子10の裏面と外部電極11の金属細線12が接続されていない面が、直方体に構成された封止樹脂13の底面で露出し、外部電極11の突起19の上面が封止樹脂13の上面から露出している半導体装置である。また本実施形態の半導体装置では、半導体素子10の上面と外部電極11の突起段差部20の上面の位置が略同一位置である。

【0056】本実施形態の半導体装置は、全体厚として100[μm]の極薄厚の樹脂封止型の半導体装置であり、半導体素子10の厚みは成形により50[μm]に加工されており、また周囲の外部電極11の底面から突起段差部20上面までの厚みも半導体素子10の厚みと同じ厚みに加工され、50[μm]を有している。また半導体素子10の上面に電気的接続のために接続された金属細線12の頂部の半導体素子10の表面との距離も50[μm]未満に設定されている。したがって半導体素子10の上面領域に存在している封止樹脂13の厚みとしては、金属細線12をカバーできる厚みとして50[μm]を有し、外部電極11の突起19の突出量は半導体素子10の上面領域の封止樹脂13の厚みと同等厚みで突出し、全体として半導体装置の厚みは100[μm]を実現できるものである。

【0057】また本実施形態の半導体装置は、第1の実施形態で示した半導体装置の構成と同様に、その底面においては、外部電極11間の封止樹脂13の面、半導体素子10と外部電極11の封止樹脂13の面、および外方の封止樹脂13の面の状態は、断面形状において厚さ方向に曲率を有するくぼみを有している。

【0058】次に本実施形態の半導体装置の製造方法について図面を参照しながら説明する。

【0059】まず本実施形態の半導体装置の製造方法で用いるフレーム部材について説明する。図14、図15は本実施形態の半導体装置の製造方法で用いるフレーム部材を示す図であり、図14は平面図、図15は図14

のD-D1箇所の断面を示す断面図である。

【0060】図示するように本実施形態で用いるフレーム部材は、銅材、鉄材等の金属板よりなるフレーム本体14と、そのフレーム本体14面内の金属板上に突出し、搭載する半導体素子の電極ピッチと対応して配置され、その上部に突起段差部20を構成して突出した突起19を有した複数の電極構成体15と、それら電極構成体15に包囲されるように設けられた素子収納部16とより構成されている。素子収納部16は電極構成体15が突出している構成により、凹部を構成することにより設けられるものであり、また各電極構成体15間の凹部は、後に各電極構成体15が外部電極を構成する際の分離領域を構成するものである。

【0061】また各電極構成体15の突起段差部20上面までの突出量は素子収納部16に搭載する半導体素子の厚みと略同等の厚みで突出したものであり、搭載する半導体素子の厚みが250[μm]の場合は、電極構成体15の突起段差部20上面までの突出量は概ね250[μm]とするが、微厚である素子搭載用の接着剤の厚みも考慮して突出量を合わせ込み、電極構成体15の突起段差部20の上面位置と搭載した半導体素子の上面位置を略同等位置になるようその突出量を設定する。また突起19の突出量は50[μm]以上に設定している。なお、本実施形態では電極構成体15は素子収納部16に対して二重配置としているが、搭載する半導体素子の電極数に応じてその配置と数は適宜設定できるものである。また突出した電極構成体15の形成は金属板に対して、エッチング、プレス加工により行う。

【0062】以上のようなフレーム部材を用いて、以下、本実施形態の半導体装置の製造方法について説明する。図16～図22は本実施形態の半導体装置の製造方法を示す工程ごとの断面図である。

【0063】まず図16に示すように、金属板よりなるフレーム本体14と、そのフレーム本体14面内の金属板上に突出し、搭載する半導体素子の電極ピッチと対応して配置され、その上部に突起段差部20を構成して突出した突起19を有した複数の電極構成体15と、それら電極構成体15に包囲されるように設けられた素子収納部16とより構成されたフレーム部材を用意する。

【0064】次に図17に示すように、フレーム部材の素子収納部16に対して、半導体素子10を接着剤17により接着固定する。この状態において半導体素子10の上面と電極構成体15の突起段差部20の上面の位置は同等位置となっている。また、ここで用いる接着剤17は、導電性、絶縁性いずれの接着剤でもよく、半導体素子10を確実に固定でき、熱膨張係数が半導体素子10、フレーム部材と近い接着剤であればよい。

【0065】次に図18に示すように、搭載した半導体素子10の表面の電極(図示せず)とフレーム部材の各電極構成体15の突起段差部20の上面とを金属細線1

2により電氣的に接続する。この金属細線12による接続において、そのループ高さは極力低くなるよう結線する。また使用する金属細線12としては、通常、ワイヤーボンドで用いる金(Au)線、アルミニウム(Al)線の他、金属細線12どうしが接触しても影響がないように、表面が絶縁材でコーティングされた金属細線を使用してもよい。特に絶縁コートされた金属細線を用いることにより、金属細線12どうしの接触によるショートおよび電極構成体15の端部、半導体素子10の端部への接触による影響を解消して低ループで結線できる。

【0066】次に図19に示すように、半導体素子10が搭載され、金属細線12で結線されたフレーム部材の上面側を封止樹脂13により封止する。この片面封止では、低ループで結線した金属細線12の頭頂部を覆い、かつ半導体素子10の上面から50[μm]厚の薄厚で封止するとともに、電極構成体15の突起19を覆うかまたは突起19の上面と同等位置になるよう封止する。ここで用いる封止樹脂13は絶縁性を有した樹脂を用い、非透過性または透過性の樹脂を用いる。透過性樹脂の場合は封止後の内部状態が確認できるとともに、透過性樹脂に光硬化型の樹脂を用いることにより紫外線照射により樹脂硬化させることができる。

【0067】次に図20に示すように、樹脂封止後のフレーム部材に対して、その底面のフレーム本体14をグラブ等研削部材18により研削する。この研削工程により、フレーム部材の底面側から加工して全体を薄厚にするものであるが、研削量としては底面のフレーム本体14が研削により除去され、各電極構成体15どうしが分離するとともに、半導体素子10の底面が露出し、また電極構成体15間、半導体素子10と電極構成体15との間に封止樹脂13が露出するように研削する。本実施形態では半導体素子10の厚みが50[μm]になるまで研削する。

【0068】また研削部材18については弾力性を有した研削部材18を用いることにより、フレーム部材を研削し、底面のフレーム本体14を除去した際、電極構成体15と封止樹脂13、および半導体素子10と封止樹脂13との研削レートの違いにより、金属材質よりも封止樹脂13の研削量が多くなるため、電極構成体15間の封止樹脂13の面、半導体素子10と電極構成体15の封止樹脂13の面、および外方の封止樹脂13の面の状態は、断面形状において厚さ方向に曲率を有するくぼみが形成される。この封止樹脂13の底面がくぼみを有することにより、形成した半導体装置としては、半導体素子、各外部電極が封止樹脂13面より突出した状態を構成し、基板実装時のスタンドオフを有し、実装に適した構造を有することになる。

【0069】図21にはフレーム部材の底面を研削により除去するとともに、半導体素子10の底面が研削されて封止樹脂13より露出し、各電極構成体15が分離す

ることにより外部電極11を構成した状態を示している。

【0070】次に図22に示すように、底面を研削したフレーム部材に対して、その上面側を前工程と同様に研削部材18により研削する。このこの研削工程では、研削量としては上面の封止樹脂13が研削により除去され、各電極構成体15の突起19の上面が露出するように研削する。なお、樹脂封止の際、電極構成体15の突起19の上面を露出させて樹脂封止した場合は、この研削工程を削除できる。

【0071】そして図23に示すように、個々の半導体素子10ごとのパッケージ単位に分割することにより、極薄厚の半導体装置を得る。図23に示す半導体装置は、全体厚として100[μm]の極薄厚の樹脂封止型の半導体装置である。具体的には、50[μm]厚を有する極薄厚の半導体素子10と、その半導体素子10の周囲にグリッド状に配置され、上方に突出した突起19と突起段差部20を有した外部電極11と、外部電極11の突起段差部20の表面と半導体素子10の表面の電極とを電氣的に接続した金属細線12と、半導体素子10、外部電極11、金属細線12の外囲を絶縁性樹脂で外形が直方体を構成するように封止した絶縁性の封止樹脂13とより構成された半導体装置である。そして半導体素子10の裏面と外部電極11の金属細線12が接続されていない面が、直方体に構成された封止樹脂13の底面で露出するとともに、外部電極11の突起19の上面が封止樹脂13の上面から露出している半導体装置であり、半導体素子10の上面と外部電極11の突起段差部20の上面の位置が略同一位置にある半導体装置である。

【0072】次に本発明の第3の実施形態の半導体装置およびその製造方法について説明する。

【0073】図24は本実施形態の半導体装置を示す断面図である。図25は本実施形態の半導体装置の実装状態を示す断面図である。

【0074】本実施形態の半導体装置は、外形が矩形状の極薄厚であって、半導体装置の底面には外部電極の底面が露出してグリッド状に配置されるとともに、上面には外部電極の上面が露出、突出してグリッド状に配置し、半導体素子の底面が露出した半導体装置である。具体的には、50[μm]厚を有する極薄厚の半導体素子10と、その半導体素子10の周囲に配置され、突起19を有した外部電極11と、外部電極11の突起段差部20表面と半導体素子10の表面の電極パッド(図示せず)とを電氣的に接続した金属細線12と、半導体素子10、外部電極11、金属細線12の外囲を絶縁性樹脂で外形が直方体を構成するように封止した絶縁性の封止樹脂13とより構成された半導体装置であり、半導体素子10の裏面と外部電極11の金属細線12が接続されていない面が、直方体に構成された封止樹脂13の底面

で露出し、外部電極11の突起19の上面が封止樹脂13の上面から露出している半導体装置である。また本実施形態の半導体装置では、半導体素子10の上面と外部電極11の突起段差部20の上面の位置が略同一位置である。さらに本実施形態の半導体装置は、外部電極11の底面には凹部21が設けられ、別の半導体装置の上面突起が嵌合してスタック構造可能な構造を有している。

【0075】本実施形態の半導体装置は、全体厚として150[μm]の極厚の樹脂封止型の半導体装置であり、半導体素子10の厚みは成形により50[μm]に加工されており、また周囲の外部電極11の底面から突起段差部20上面までの厚みも半導体素子10の厚みと同じ厚みに加工され、50[μm]を有している。また半導体素子10の上面に電氣的接続のために接続された金属細線12の頂部の半導体素子10の表面との距離も50[μm]未満に設定されている。したがって半導体素子10の上面領域に存在している封止樹脂13の厚みとしては、金属細線12をカバーできる厚みとして50[μm]を有し、外部電極11の突起19の突出量は半導体素子10の上面領域の封止樹脂13の厚みに加えて、嵌合可能な突出量として50[μm]厚程度で突出し、全体として半導体装置の厚みは150[μm]を実現できるものである。

【0076】また図25の断面図に示すように、本実施形態の半導体装置は、底面の外部電極11の凹部21に対して、各々対応するように他の半導体装置の上面から突出した外部電極11の突起19を嵌合することにより、スタック構造を実現できるものである。

【0077】なお本実施形態の半導体装置は、第1の実施形態で示した半導体装置の構成と同様に、その底面においては、外部電極11間の封止樹脂13の面、半導体素子10と外部電極11の封止樹脂13の面、および外方の封止樹脂13の面の状態は、断面形状において厚さ方向に曲率を有するくぼみを有している。

【0078】次に本実施形態の半導体装置の製造方法について図面を参照しながら説明する。

【0079】まず本実施形態の半導体装置の製造方法で用いるフレーム部材について説明する。図26、図27は本実施形態の半導体装置の製造方法で用いるフレーム部材を示す図であり、図26は平面図、図27は図26のE-E1箇所の断面を示す断面図である。

【0080】図示するように本実施形態で用いるフレーム部材は、銅材、鉄材等の金属板よりなるフレーム本体14と、そのフレーム本体14面内の金属板上に突出し、搭載する半導体素子の電極ピッチと対応して配置され、その上部に突起段差部20を構成して突出した突起19を有した複数の電極構成体15と、それら電極構成体15に包囲されるように設けられた素子収納部16とより構成されている。素子収納部16は電極構成体15が突出している構成により、その面内で凹部を構成する

ことにより設けられるものであり、また各電極構成体15間の凹部は、後に各電極構成体15が外部電極を構成する際の分離領域を構成するものである。さらに電極構成体の底面には凹部21が設けられている。

【0081】また各電極構成体15の突起段差部20上面までの突出量は素子収納部16に搭載する半導体素子の厚みと略同等の厚みで突出したものであり、搭載する半導体素子の厚みが250[μm]の場合は、電極構成体15の突起段差部20上面までの突出量は概ね250[μm]とするが、微厚である素子搭載用の接着剤の厚みも考慮して突出量を合わせ込み、電極構成体15の突起段差部20の上面位置と搭載した半導体素子の上面位置を略同等位置になるようその突出量を設定する。また突起19の突出量は50[μm]以上に設定している。なお、本実施形態では電極構成体15は素子収納部16に対して二重配置としているが、搭載する半導体素子の電極数に応じてその配置と数は適宜設定できるものである。また突出した電極構成体15の形成は金属板に対して、エッチング、プレス加工により行う。

【0082】以上のようなフレーム部材を用いて、以下、本実施形態の半導体装置の製造方法について説明する。図28～図34は本実施形態の半導体装置の製造方法を示す工程ごとの断面図である。

【0083】まず図28に示すように、金属板よりなるフレーム本体14と、そのフレーム本体14面内の金属板上に突出し、搭載する半導体素子の電極ピッチと対応して配置され、その上部に突起段差部20を構成して突出した突起19を有し、底面に凹部21を有した複数の電極構成体15と、それら電極構成体15に包囲されるように設けられた素子収納部16とより構成されたフレーム部材を用意する。

【0084】次に図29に示すように、フレーム部材の素子収納部16に対して、半導体素子10を接着剤17により接着固定する。この状態において半導体素子10の上面と電極構成体15の突起段差部20の上面の位置は同等位置となっている。また、ここで用いる接着剤17は、導電性、絶縁性いずれの接着剤でもよく、半導体素子10を確実に固定でき、熱膨張係数が半導体素子10、フレーム部材と近い接着剤であればよい。

【0085】次に図30に示すように、搭載した半導体素子10の表面の電極（図示せず）とフレーム部材の各電極構成体15の突起段差部20の上面とを金属細線12により電氣的に接続する。この金属細線12による接続において、そのループ高さは極力低くなるよう結線する。また使用する金属細線12としては、通常、ワイヤーボンドで用いる金(Au)線、アルミニウム(Al)線その他、金属細線12どうしが接触しても影響がないように、表面が絶縁材でコーティングされた金属細線を使用してもよい。特に絶縁コートされた金属細線を用いることにより、金属細線12どうしの接触によるショート

および電極構成体 15 の端部、半導体素子 10 の端部への接触による影響を解消して低ループで結線できる。

【0086】次に図 3 1 に示すように、半導体素子 10 が搭載され、金属細線 12 で結線されたフレーム部材の上面側を突起 19 を突出するように封止樹脂 13 により封止する。この封止工程では、半導体素子 10 が搭載され、金属細線 12 で結線されたフレーム部材の上面側に封止シートを付設し、突起 19 がその封止シートに食い込んだ状態で樹脂封止することにより、突起 19 を封止樹脂面から突出した構造を得ることができる。また、この片面封止では、低ループで結線した金属細線 12 の頭頂部を覆い、かつ半導体素子 10 の上面から 50 [ $\mu$ m] 厚の薄厚で封止するとともに、電極構成体 15 の突起 19 を 50 [ $\mu$ m] 程度突出させて封止する。ここで用いる封止樹脂 13 は絶縁性を有した樹脂を用い、非透過性または透過性の樹脂を用いる。透過性樹脂の場合は封止後の内部状態が確認できるとともに、透過性樹脂に光硬化型の樹脂を用いることにより紫外線照射により樹脂硬化させることができる。なお、突起 19 を突出させて封止する際、加工した封止金型を用いることによって、封止樹脂面より突起 19 を突出させて封止できる。

【0087】次に図 3 2 に示すように、樹脂封止後のフレーム部材に対して、その底面のフレーム本体 14 をグラonder 等の研削部材 18 により研削する。この研削工程により、フレーム部材の底面側から加工して全体を薄厚にするものであるが、研削量としては底面のフレーム本体 14 が研削により除去され、各電極構成体 15 どうしが分離するとともに、半導体素子 10 の底面が露出し、また電極構成体 15 間、半導体素子 10 と電極構成体 15 との間に封止樹脂 13 が露出するように研削する。本実施形態では半導体素子 10 の厚みが 50 [ $\mu$ m] になるまで研削する。

【0088】また研削部材 18 については弾力性を有した研削部材 18 を用いることにより、フレーム部材を研削し、底面のフレーム本体 14 を除去した際、電極構成体 15 と封止樹脂 13、および半導体素子 10 と封止樹脂 13 との研削レートの違いにより、金属材質よりも封止樹脂 13 の研削量が增多するため、電極構成体 15 間の封止樹脂 13 の面、半導体素子 10 と電極構成体 15 の封止樹脂 13 の面、および外方の封止樹脂 13 の面の状態は、断面形状において厚さ方向に曲率を有するくぼみが形成される。この封止樹脂 13 の底面がくぼみを有することにより、形成した半導体装置としては、半導体素子、各外部電極が封止樹脂 13 面より突出した状態を構成し、基板実装時のスタンドオフを有し、実装に適した構造を有することになる。

【0089】図 3 3 にはフレーム部材の底面を研削により除去するとともに、半導体素子 10 の底面が研削されて封止樹脂 13 より露出し、各電極構成体 15 が分離することにより、底面に凹部 21 を有して外部電極 11 を

構成し、上面には突起 19 が突出した状態を示している。

【0090】そして図 3 4 に示すように、個々の半導体素子 10 ごとのパッケージ単位に分割することにより、極薄厚の半導体装置を得る。図 3 4 に示す半導体装置は、全体厚として 150 [ $\mu$ m] の極薄厚の樹脂封止型の半導体装置である。具体的には、50 [ $\mu$ m] 厚を有する極薄厚の半導体素子 10 と、その半導体素子 10 の周囲にグリッド状に配置され、上方に突出した突起 19 と突起段差部 20 を有した外部電極 11 と、外部電極 11 の突起段差部 20 の表面と半導体素子 10 の表面の電極とを電気的に接続した金属細線 12 と、半導体素子 10、外部電極 11、金属細線 12 の外囲を絶縁性樹脂で外形が直方体を構成するように封止した絶縁性の封止樹脂 13 とより構成された半導体装置である。そして半導体素子 10 の裏面と外部電極 11 の金属細線 12 が接続されていない面が、直方体に構成された封止樹脂 13 の底面で露出するとともに、外部電極 11 の突起 19 の上面が封止樹脂 13 の上面から突出している半導体装置であり、半導体素子 10 の上面と外部電極 11 の突起段差部 20 の上面の位置が略同一位置にある半導体装置である。

【0091】また本実施形態では、図 3 3 に示したように、フレーム部材の底面を研削により除去するとともに、半導体素子 10 の底面が研削されて封止樹脂 13 より露出し、各電極構成体 15 が分離することにより、底面に凹部 21 を有して外部電極 11 を構成し、上面には突起 19 が突出した状態に対して、個々に分割前に底面の外部電極 11 の凹部 21 に対して、各々対応するように他の半導体装置の上面から突出した外部電極 11 の突起 19 を嵌合し、スタック構造を形成し、その後で個々の積層モジュールごとに分割することにより、効率よく積層型の半導体装置を得ることができる。この工法は半導体素子がメモリー素子の場合に有効であり、極薄厚のメモリーモジュールを効率よく製造できる。

【0092】以上、本実施形態の半導体装置は、その面内で突出した電極構成体を有したフレーム部材に半導体素子を搭載し、結線、樹脂封止後にそのフレーム底面側から研削することにより、半導体素子を薄厚にするとともに、電極構成体どうしを分離して外部電極を構成し、極薄厚の半導体装置を実現できるものである。そして各実施形態で示したように電極構成体の構成を種々変更することにより、外部電極の形態および積層実装できる薄型の半導体装置を得ることができるものである。

【0093】また本実施形態では外部電極の構造は断面形状において直線状としているが、封止樹脂とのアンカー効果や応力対策のために逆テーパ状や溝、凹部、凸部を形成してもよく、また封止樹脂から露出した外部電極の底面には半田ボール等のボール電極を形成してもよい。



【0094】

【発明の効果】以上、本発明の半導体装置は半導体素子および外部電極の底面が封止樹脂の底面から露出し、その半導体素子の上面と外部電極の上面の位置が略同一位置であるため、極めて薄い構造を実現し、また外部電極の配置は面配置であるため多ピン化への対応も十分に可能な半導体装置である。

【0095】また本発明の半導体装置の製造方法において、フレーム部材に半導体素子を搭載、結線、封止後、その底面側からフレーム部材を研削するという新規な工法により、フレーム部材を除去して各外部電極に分離するとともに、半導体素子、外部電極の厚みも減厚することができ、全体として極薄の半導体装置を実現できる。

【図面の簡単な説明】

【図1】本発明の一実施形態の半導体装置を示す図

【図2】本発明の一実施形態の半導体装置を示す断面図

【図3】本発明の一実施形態の半導体装置の製造方法におけるフレーム部材を示す平面図

【図4】本発明の一実施形態の半導体装置の製造方法におけるフレーム部材を示す断面図

【図5】本発明の一実施形態の半導体装置の製造方法を示す断面図

【図6】本発明の一実施形態の半導体装置の製造方法を示す断面図

【図7】本発明の一実施形態の半導体装置の製造方法を示す断面図

【図8】本発明の一実施形態の半導体装置の製造方法を示す断面図

【図9】本発明の一実施形態の半導体装置の製造方法を示す断面図

【図10】本発明の一実施形態の半導体装置の製造方法を示す断面図

【図11】本発明の一実施形態の半導体装置の製造方法を示す断面図

【図12】本発明の一実施形態の半導体装置の製造方法を示す断面図

【図13】本発明の一実施形態の半導体装置を示す図

【図14】本発明の一実施形態の半導体装置の製造方法におけるフレーム部材を示す平面図

【図15】本発明の一実施形態の半導体装置の製造方法におけるフレーム部材を示す断面図

【図16】本発明の一実施形態の半導体装置の製造方法を示す断面図

【図17】本発明の一実施形態の半導体装置の製造方法を示す断面図

【図18】本発明の一実施形態の半導体装置の製造方法を示す断面図

【図19】本発明の一実施形態の半導体装置の製造方法を示す断面図

【図20】本発明の一実施形態の半導体装置の製造方法を示す断面図

【図21】本発明の一実施形態の半導体装置の製造方法を示す断面図

【図22】本発明の一実施形態の半導体装置の製造方法を示す断面図

【図23】本発明の一実施形態の半導体装置の製造方法を示す断面図

【図24】本発明の一実施形態の半導体装置を示す図

【図25】本発明の一実施形態の半導体装置の実装状態を示す図

【図26】本発明の一実施形態の半導体装置の製造方法におけるフレーム部材を示す平面図

【図27】本発明の一実施形態の半導体装置の製造方法におけるフレーム部材を示す断面図

【図28】本発明の一実施形態の半導体装置の製造方法を示す断面図

【図29】本発明の一実施形態の半導体装置の製造方法を示す断面図

【図30】本発明の一実施形態の半導体装置の製造方法を示す断面図

【図31】本発明の一実施形態の半導体装置の製造方法を示す断面図

【図32】本発明の一実施形態の半導体装置の製造方法を示す断面図

【図33】本発明の一実施形態の半導体装置の製造方法を示す断面図

【図34】本発明の一実施形態の半導体装置の製造方法を示す断面図

【図35】従来のリードフレームを示す平面図

【図36】従来の樹脂封止型半導体装置を示す断面図

【図37】従来の樹脂封止型半導体装置の製造方法を示す平面図

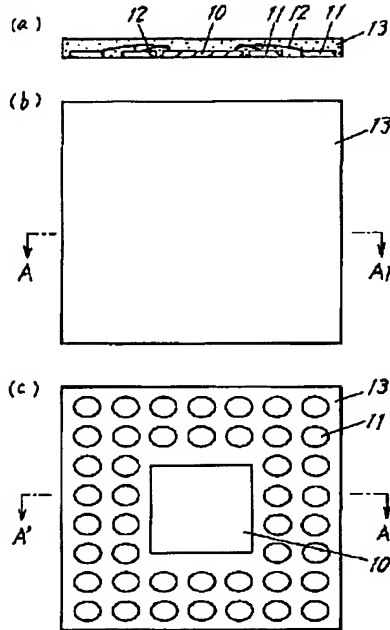
【符号の説明】

- 1 フレーム枠
- 2 ダイパッド部
- 3 吊りリード部
- 4 インナーリード部
- 5 アウターリード部
- 6 タイバー部
- 7 半導体素子
- 8 金属細線
- 9 封止樹脂
- 10 半導体素子
- 11 外部電極
- 12 金属細線
- 13 封止樹脂
- 13a くぼみ
- 14 フレーム本体
- 15 電極構成体

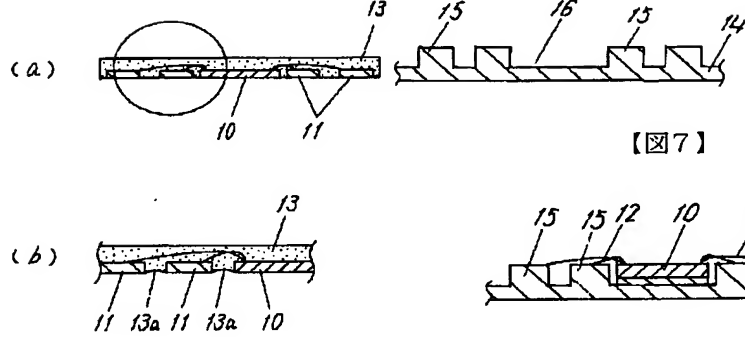
16 素子収納部  
17 接着剤  
18 研削部材

19 突起  
20 突起段差部  
21 凹部

【図1】

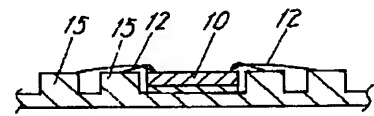


【図2】



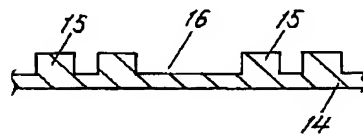
【図4】

【図7】

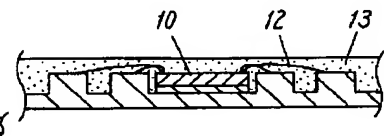


【図8】

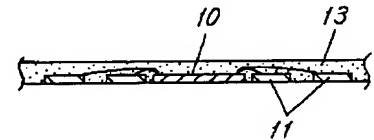
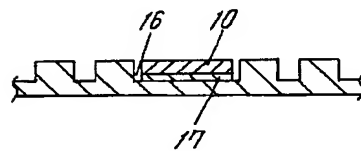
【図5】



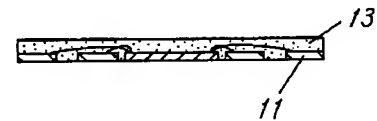
【図10】



【図6】

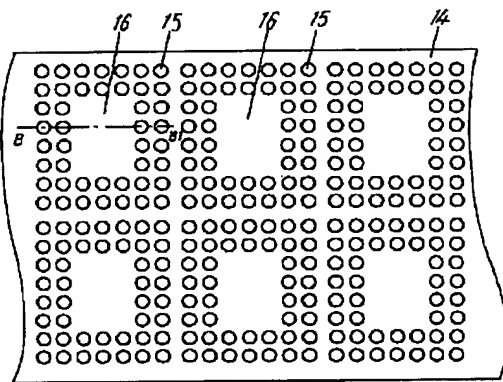


【図12】

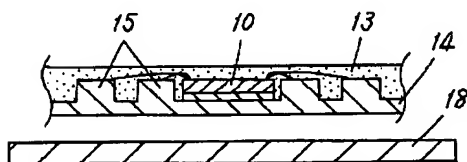


【図15】

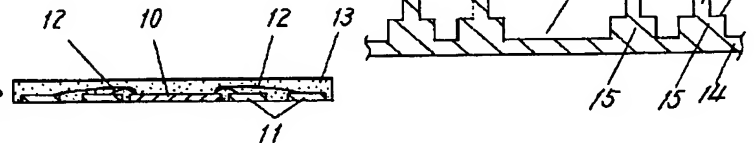
【図3】



【図9】

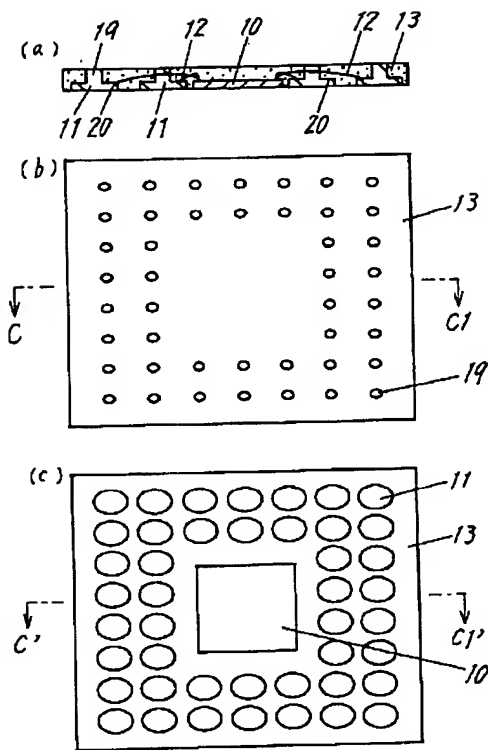


【図11】



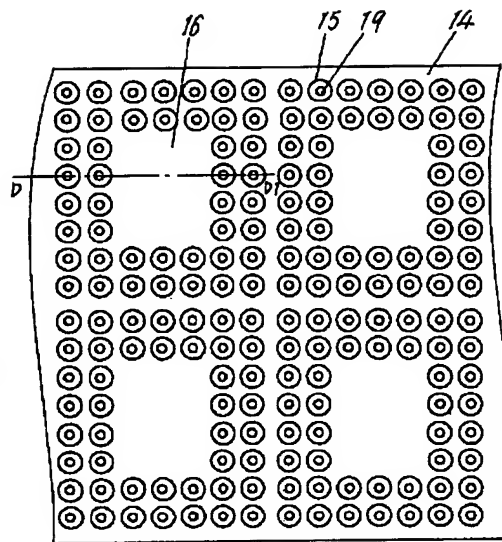


【図13】



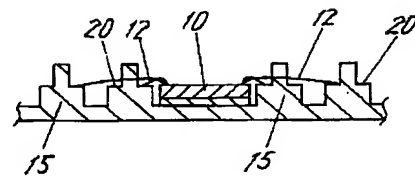
【図16】

【図14】

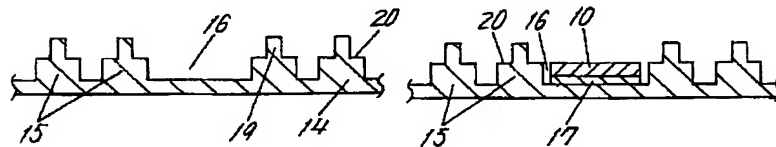


【図17】

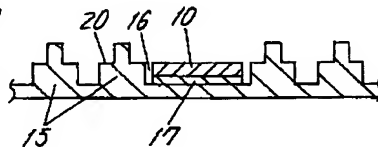
【図18】



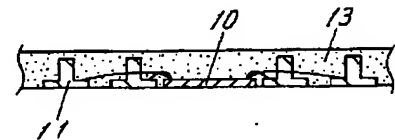
【図21】



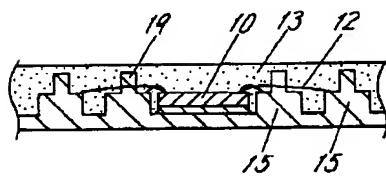
【図19】



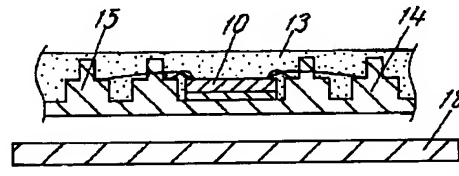
【図20】



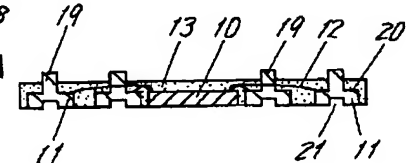
【図24】



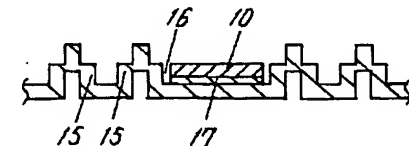
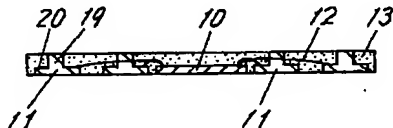
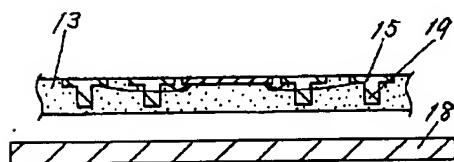
【図22】



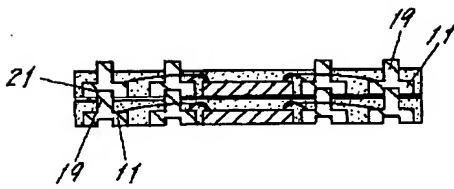
【図23】



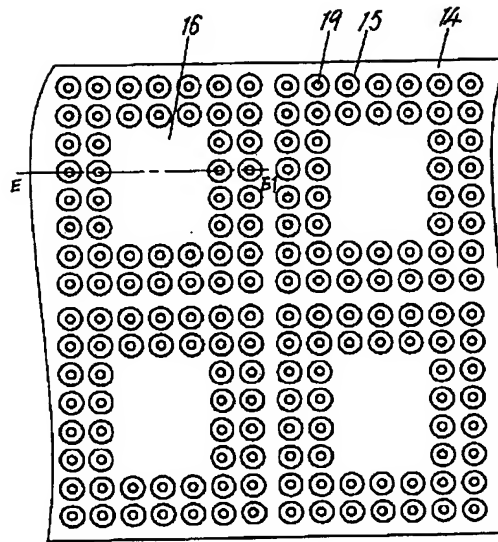
【図29】



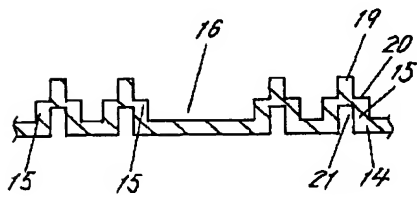
【図25】



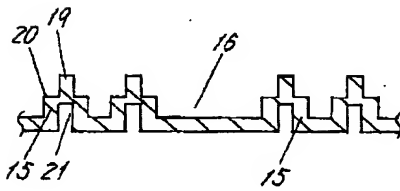
【図26】



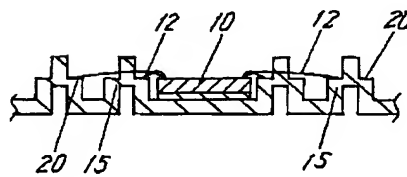
【図27】



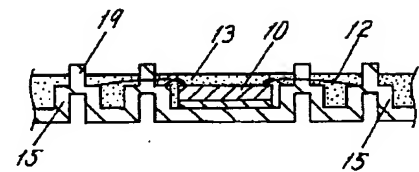
【図28】



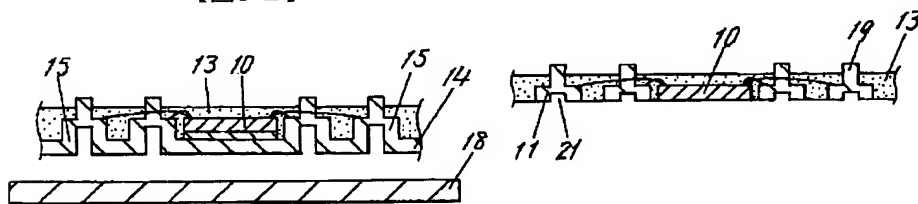
【図30】



【図31】

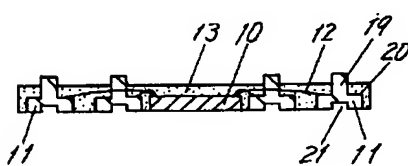


【図33】

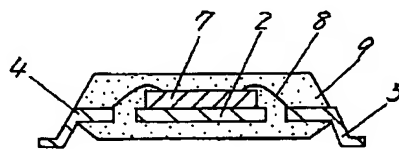


【図32】

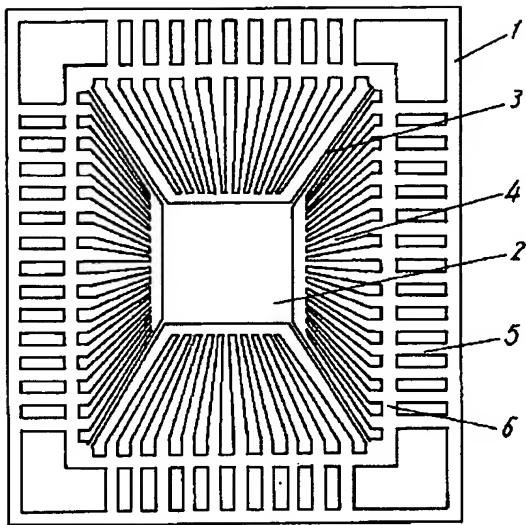
【図34】



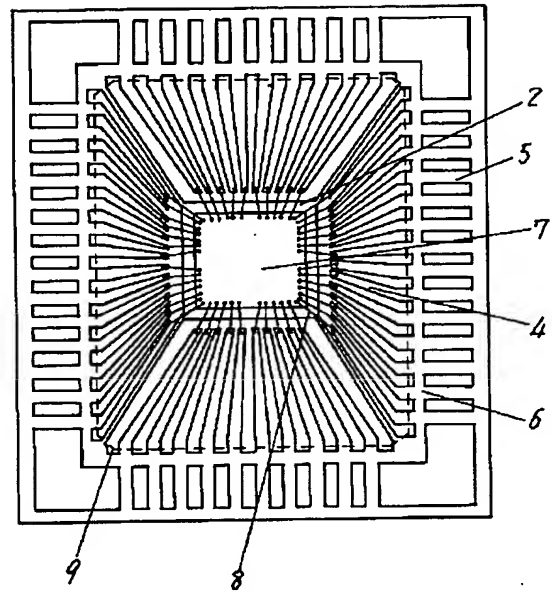
【図36】



【図35】



【図37】



フロントページの続き

(72)発明者 野村 徹  
大阪府高槻市幸町1番1号 松下電子工業  
株式会社内

Fターム(参考) 4M109 AA01 BA01 CA21 DA04 DA10  
5F061 AA01 BA01 CA21 CB13  
5F067 AA01 AB04 BC12 BE10 DF01